

ПОВЫШАЮЩИЕ И Понижающие DC/DC-ПРЕОБРАЗОВАТЕЛИ ANALOG DEVICES ДЛЯ ПОРТАТИВНОЙ АППАРАТУРЫ

В статье рассмотрены особенности построения DC/DC-преобразователей на базе микросхем, выпускаемых



компанией Analog Devices. Рассмотрены универсальные преобразователи, которые могут работать в качестве повышающих или понижающих. Приведены характеристики преобразователей для различных токов нагрузки, входных и выходных напряжений.

В. Макаренко

BUCK-BOOST DC/DC-CONVERTERS OF ANALOG DEVICES FOR PORTABLE EQUIPMENT

Abstract - In article features of construction of DC/DC-converters on the basis of the chips released by company Analog Devices are observed. Universal converters which can work as buck or boost are described. Characteristics of converters are presented at various currents of loading, input and output voltages.

V. Makarenko

Постоянная борьба за повышение КПД DC/DC-преобразователей и более полное использование заряда батарей питания вызывает необходимость поиска новых схемных решений для реализации этих задач.

Так как в современном портативном оборудовании используются быстродействующие микропроцессоры, имеющие большое энергопотребление и малое напряжение питания ядра, а также целый ряд других устройств, напряжение питания которых составляет 3.3...5 В, то возникает необходимость построения как понижающих, так и повышающих преобразователей напряжения. Такие преобразователи необходимы для питания мощных светодиодов, работающих в устройствах с низким напряжением питания и во многих других случаях.

Традиционно понижающие/повышающие преобразователи (Buck-Boost-преобразователи) строятся по топологиям SEPIC (Single-Ended Primary-Inductance Converter), Flyback (обратноходовые) и ZETA [1, 2]. Так же, как и в обычных понижающих или повышающих преобразователях, в этих топологиях предусмотрен один активный и один пассивный ключевой элемент. Возможность как понижать, так и повышать выходное напряжение достигается применением дополнительной катушки индуктивности в преобразователях типа SEPIC и ZETA (другое название – Inverse SEPIC) или трансформатора в топологии Flyback (рис. 1).

В качестве понижающего/повышающего может использоваться инвертирующий преобразователь [3], реализованный по простейшей схеме (рис. 2, а), или по топологии Cuk (рис. 2, б), фактически являющейся комбинацией топологий SEPIC и ZETA. Преобразователи с топологией Cuk могут быть как неизолированными, так и изолированными благодаря использованию трансформатора.

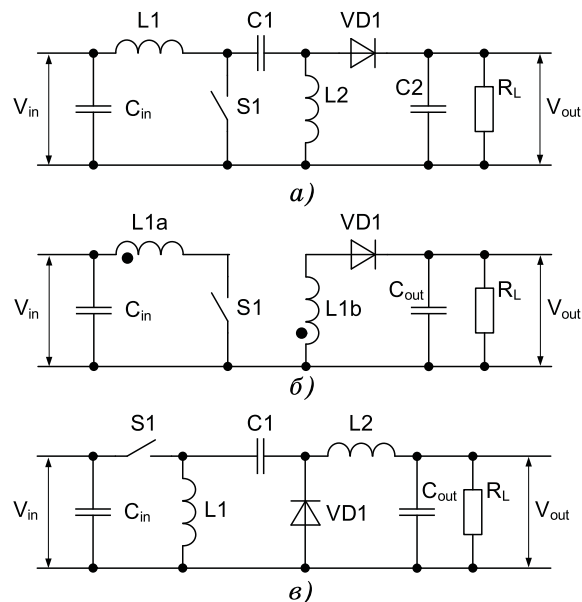


Рис. 1. Топологии асинхронных DC/DC-преобразователей: SEPIC (а), Flyback (б) и ZETA (в)

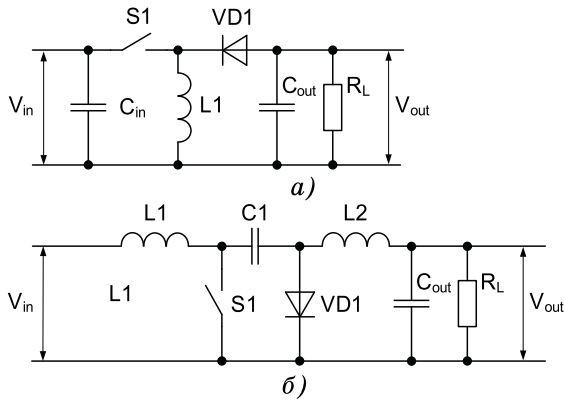


Рис. 2. Топологии инвертирующих асинхронных DC/DC-преобразователей: простейшего (а) и неизолированного Сик-преобразователя (б)

Компания Analog Devices выпускает большое число DC/DC-преобразователей [4], которые позволяют обеспечить широкий диапазон входных и выходных напряжений и токов.

В качестве примера рассмотрим ИМС универсального поддерживающего несколько топологий асинхронного преобразователя ADP1111, основные характеристики которого приведены ниже [5]:

- работа в режиме понижающего, повышающего или инвертирующего преобразователя
- диапазон входных напряжений 2...30 В (2...12.6 В для повышающего преобразователя)
- диапазон выходных напряжений 1.25...45 В
- частота преобразования 72 кГц
- ток потребления в режиме Switch-Mode Power Supply (SMPS) не превышает 500 мкА
- детектор низкого заряда батареи питания
- регулируемый пользователем выходной ток
- встроенный ключ, обеспечивающий выходной ток преобразователя до 400 мА
- фиксированное или регулируемое выходное напряжение
- корпус DIP-8 или SO-8.

Выпускаются три модификации микросхемы с фиксированным выходным напряжением: ADP1111-3.3 (+3.3 В), ADP1111-5 (+5 В) и ADP1111-12 (+12 В).

Функциональная схема ADP1111 приведена на рис. 3. Типовая схема включения в ре-

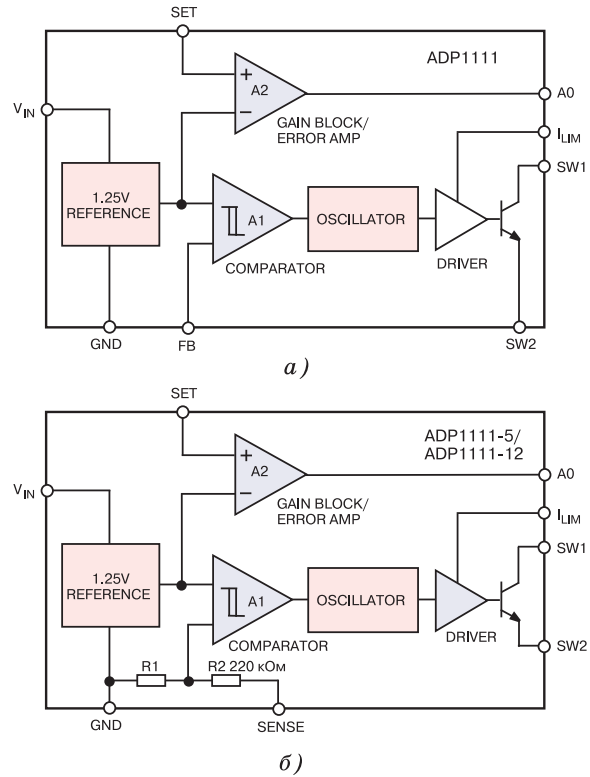


Рис. 3. Функциональные схемы повышающих/понижающих преобразователей ADP1111 (а) и ADP1111-5/ADP1111-12 (б)

жиме повышающего преобразователя приведена на рис. 4. Напряжение с выхода преобразователя подается на вывод SENSE и через делитель напряжения – на инвертирующий вход компаратора А1 (рис. 3), который сравнивает его с эталонным напряжением 1.25 В. Выходное напряжение компаратора управляет работой ШИМ-модулятора (OSCILLATOR на

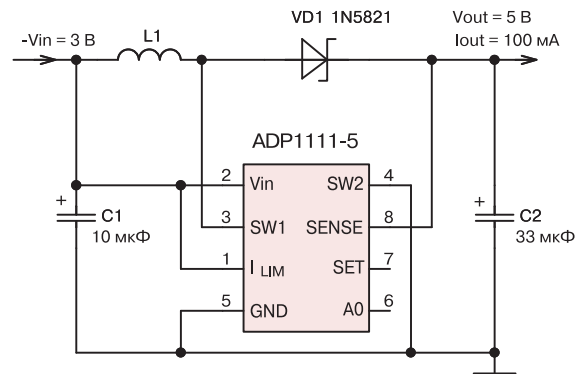


Рис. 4. Типовая схема включения ADP1111-5 в качестве повышающего преобразователя

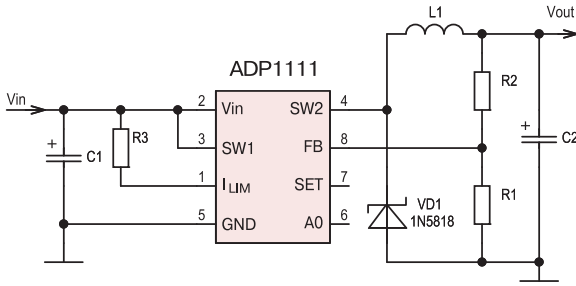


Рис. 5. Типовая схема включения ADP1111 в качестве понижающего преобразователя

рис. 3), выход которого через схему согласования (DRIVER) подключен к базе транзисторного ключа. При изменении выходного напряжения меняется скважность импульсов на базе транзистора и напряжение стабилизируется. Для изменения выходного напряжения между выходом преобразователя и входом SENSE можно включить дополнительный резистор. В других модификациях ADP1111 напряжение на выходе регулируется внешним делителем. Выходное напряжение преобразователя можно рассчитать по формуле:

$$V_{out} = 1.25 (1 + R_2/R_1) \text{ В.}$$

Для повышающего преобразователя (рис. 5) выходное напряжение рассчитывается по той же формуле, а максимальное значение выходного тока определяется соотношением:

$$I_{\text{макс}} = (V_{in} - V_{ce} - V_{out}) \cdot 7 \text{ мкс} / L_1,$$

где V_{in} и V_{out} – входное и выходное напряжения преобразователя, V_{ce} – напряжение насыщения перехода коллектор-эмиттер ключевого транзистора (не более 0.5 В), L_1 – индуктивность катушки, 7 мкс – время включения транзистора.

При использовании встроенного транзистора в качестве ключа выходной ток преобразователя не превышает 400 мА. Для увеличения выходного тока рекомендуется подключить внешний силовой транзистор, как показано на рис. 6. Падение напряжения на переходе коллектор-эмиттер транзистора VT1 равно примерно 1 В. В [5] приведены параметры элементов схем понижающих и повышающих преобразователей для различных значений токов и входных/выходных напряжений.

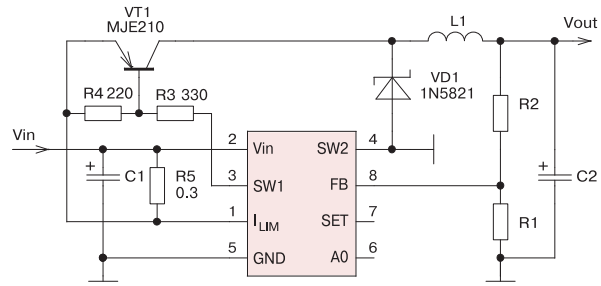
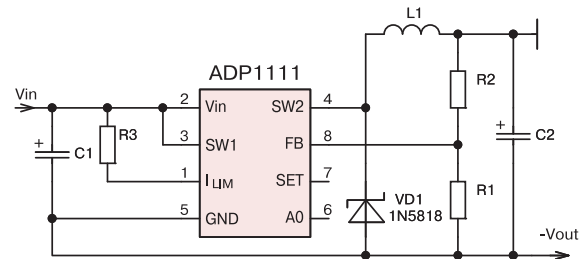


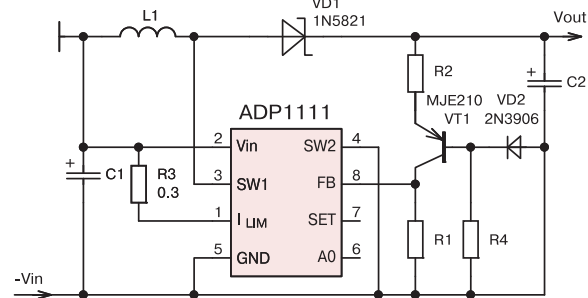
Рис. 6. Схема включения ADP1111 с внешним силовым транзистором в режиме понижающего преобразователя

ИМС ADP1111 можно использовать и для формирования напряжения, полярность которого обратна полярности входного напряжения. На рис. 7 приведены схемы формирования отрицательного напряжения на выходе из положительного входного (рис. 7, а) и положительного – из отрицательного входного (рис. 7, б). Величина выходного напряжения преобразователя с отрицательным выходным напряжением рассчитывается по той же формуле, что и для предыдущих схем, а для преобразователя рис. 7, б – по формуле

$$V_{out} = 1.25 (R_2/R_1) \text{ В.}$$



а)



б)

Рис. 7. Схемы включения ADP1111 для преобразования полярности выходного напряжения из положительной в отрицательную (а) и обратного преобразования (б)

Приведенные схемы иллюстрируют только некоторые возможности ИМС ADP1111. В [5] приведены примеры использования ИМС для построения источника тока, детектора разряда батарей, преобразователей полярности напряжения, управляемых напряжением, и пр., а также расчетные соотношения.

Как известно, КПД асинхронных DC/DC-преобразователей меньше, чем синхронных [6]. При использовании ИМС ADP1111, относящейся к классу асинхронных преобразователей, можно обеспечить малые габариты устройства, но КПД будет далек от максимального возможного для DC/DC-преобразователей.

Чтобы обеспечить большую величину выходного тока и увеличить КПД преобразователя используют синхронные преобразователи, построенные на базе контроллера DC/DC-преобразователя и внешних силовых транзисторов. Примером таких контроллеров могут служить ИМС ADP1870/ADP1871 [6, 7].

В [6] приводятся данные о том, что наилучший результат по критерию цена-качество можно получить, используя преобразователи, построенные по топологии ZETA (Inverse SEPIC). Именно по такой топологии и реализованы ИМС ADP1870/ADP1871 и ADP1872. На рис. 8 (на схеме сохранены обозначения оригинала [6]) приведена топология синхронного преобразователя с топологией ZETA (на рис. 1, в приведена топология асинхронного преобразователя). В [6] подробно рассмотрен принцип работы такого преобразователя. Ключи Qh1 и Ql1 работают в противофазе. При замыкании ключа Qh1 ток протекает по двум путям (рис. 9, а). От входного конденсатора C_{in} через Qh1, конденсатор Cblk2, катушку L1B и сопротивление нагрузки на общий провод. Второй путь – от входного конденсатора через катушку L1A на общий провод. На этом такте энергия запасается в конденсаторе Cblk2. На втором такте ключ Qh1 размыкается, а Ql1 замыкается и образуются два

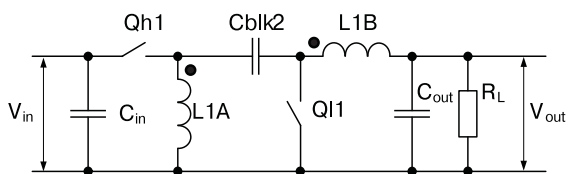


Рис. 8. Синхронный DC/DC-преобразователь построенный по топологии ZETA

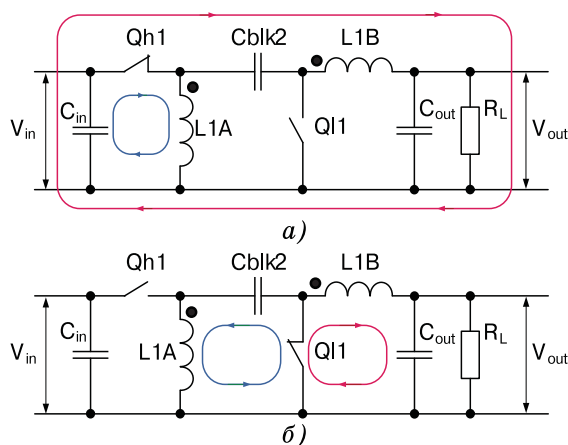


Рис. 9. Контур протекания тока, образуемые при замыкании ключа Qh1 (а) и Ql1 (б)

контур протекания тока (рис. 9, б). Конденсатор Cblk2 разряжается через катушку L1A и замкнутый ключ Ql1. Энергия, отдаваемая конденсатором Cblk2, через индуктивную связь между катушками передается из L1A в L1B и отдается в нагрузку.

Отношение выходного напряжения к входному определяется соотношением:

$$V_{out}/V_{in} = D/(1 - D),$$

где D – коэффициент заполнения, численно равный отношению времени замыкания ключа Qh1 к периоду следования импульсов управления ключом Qh1. Если $D > 0.5$, преобразователь – повышающий (boost), а если $D < 0.5$ – понижающий (buck).

Конденсатор Cblk2 выполняет еще одну функцию. Он блокирует прохождение постоянного тока от входного источника к нагрузке, защищая его от короткого замыкания в ней.

Анализ работы схемы показывает, что ток через выходной конденсатор протекает постоянно, а это приводит к тому, что пульсации напряжения на нагрузке будут меньше, чем в преобразователе, в котором ток протекает через выходной конденсатор только часть периода. Это позволяет снизить емкость выходного конденсатора преобразователя и тем самым уменьшить его габариты.

Функциональная схема ИМС ADP1870/71 [7] приведена на рис. 10. Первоначально контроллер предназначался для построения понижающих синхронных DC/DC-преобразователей. Однако в [6] предложен вариант использования

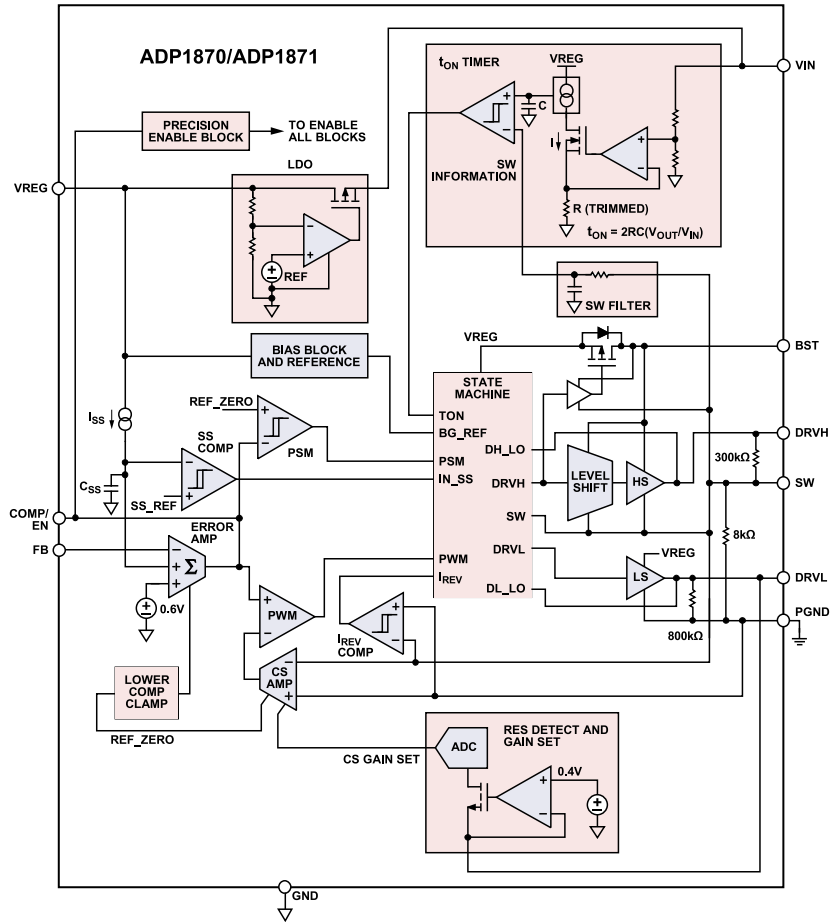


Рис. 10. Функциональная схема контроллера ADP1870

ADP1870 для построения универсального понижающего/повышающего преобразователя по топологии ZETA, как показано на рис. 11. В [6] приведено также детальное описание работы такого преобразователя и временные диаграммы сигналов в различных точках схемы.

Период следования импульсов управления силовыми транзисторами Qh1 и Ql1 определяется по формуле:

$$1/f_{sw} = a \left(\frac{V_{out}}{V_{in}} + 1 \right),$$

где $a = 3.33 \cdot 10^{-6}$ с для модификации ADP187xARMZ-0.3-R7 (для ADP187xARMZ-0.6-R7 $a = 1.66 \cdot 10^{-6}$ с, для ADP187xARMZ-1.0-R7 $a = 1 \cdot 10^{-6}$ с).

Выходное напряжение преобразователя определяется по формуле:

$$V_{out} \geq 10 \left[\frac{I_{out} D}{f_{sw} C_{blk2}} + a C_{blk2} \left(\frac{V_{in} D}{2L_{1B} f_{sw}} + I_{out} \right) \right].$$

В [6] даны подробные рекомендации по расчету пульсаций на выходе преобразователя в зависимости от параметров используемых эле-

ментов и тока нагрузки, а также по выбору силовых транзисторов и других элементов схемы.

На рис. 12 приведены графики зависимости КПД преобразователей на базе ADP1870 от тока нагрузки при различных значениях входного и выходного напряжений.

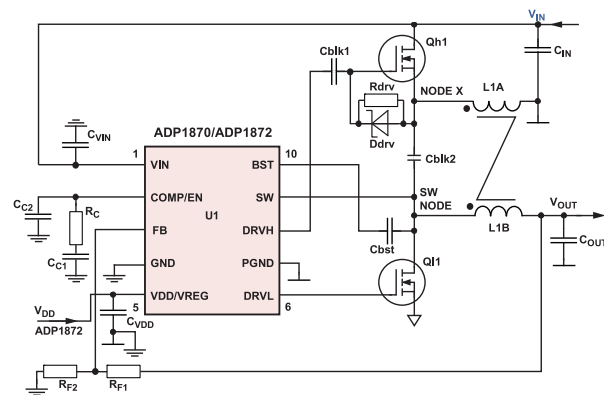


Рис. 11. Принципиальная схема повышающего/понижающего синхронного преобразователя, реализованного по топологии ZETA на базе контроллера ADP187x

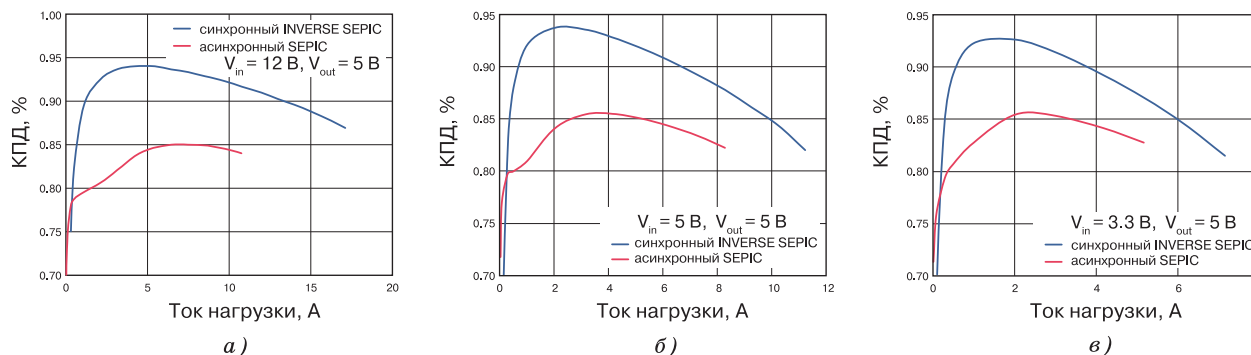


Рис. 12. Графики зависимости КПД DC/DC-преобразователя на базе контроллера ADP187x от тока нагрузки при $V_{in} = 12\text{ В}$, $V_{out} = 5\text{ В}$ (а); $V_{in} = 5\text{ В}$, $V_{out} = 5\text{ В}$ (б); $V_{in} = 3.3\text{ В}$, $V_{out} = 5\text{ В}$ (в)

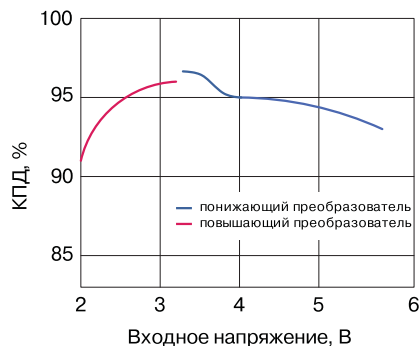


Рис. 13. Зависимости КПД синхронного понижающего/повышающего DC/DC-преобразователя от входного напряжения при фиксированном выходном

Анализ графиков, приведенных на рис. 12, позволяет сделать вывод о том, что максимального значения КПД преобразователя достигает при равенстве входного и выходного напряжений, что хорошо согласуется с результатами, представленными в [1]. Для иллюстрации в [1] приведены типичные зависимости КПД синхронных повышающего и понижающего преобразователей от входного напряжения для выходного напряжения 3.3 В (рис. 13). Анализируя эти зависимости, также легко увидеть, что наибольшие значения КПД достигаются, когда входное и выходное напряжения близки по величине или одинаковы. При этих условиях минимальны также амплитуды импульсов тока в индуктивности и ключах [1, 6]. Это позволяет в этом случае уменьшить индуктивность катушки преобразователя и максимальный ток, протекающий через нее.

В [8] приведено краткое описание программ ADIsimPower для расчета и моделирования источников питания, построенных на ИМС, выпускаемых компанией Analog Devices. Рас-

смотрены примеры проектирования понижающего DC/DC-преобразователя, при его оптимизации по различным параметрам – КПД, габаритам, стоимости или числу использованных компонентов. Все программы бесплатны и доступны на сайте компании Analog Devices [9].

Использование программ ADIsimPower™ позволяет значительно сократить время, необходимое для разработки источников питания, и провести сравнительный анализ вариантов построения схемы при ее оптимизации по различным критериям.

ЛИТЕРАТУРА

1. Нойхойзлер Юрген (Neuhdusler Jurgen) Оптимизация повышающих/понижающих преобразователей в портативном оборудовании (<http://www.russianelectronics.ru/leader-r-review/micro/doc/44107>).
2. http://en.wikipedia.org/wiki/DC_to_DC_converter.
3. http://en.wikipedia.org/wiki/Buck_boost_converter.
4. <http://www.analog.com/en/power-management/switching-regulators-integrated-fet-switches/products/index.html>.
5. http://www.analog.com/static/imported-files/data_sheets/ADP1111.pdf.
6. http://www.analog.com/static/imported-files/application_notes/AN-1075.pdf.
7. http://www.analog.com/static/imported-files/data_sheets/ADP1870_1871.pdf.
8. Макаренко В. Проектирование DC/DC-преобразователей с помощью программ ADIsimPower™ // ЭКИС – Киев: VD MAIS, 2010, № 8.
9. <http://designtools.analog.com/dtPowerWeb/dtPowerMain.aspx?tmax=55&vinmin=&vinmax=&vout=&iout=>